

ARQUITECTURA DE REDES, SISTEMAS Y SERVICIOS

Conjunto de problemas 1.2 (2026-2027)

1. La Figura 1 muestra una red Ethernet con conmutadores. Están numerados los puertos de todos esos equipos. La dirección MAC del PC A la llamaremos MACA, la del PC B será MACB y análogamente las del resto de PCs. El enlace del puerto 1 del switch S4 al puerto 2 del switch S2 lo denominaremos S4:1->S2:2. Los conmutadores parten con sus bases de datos de filtrado vacías. Se envían las tramas Ethernet que se describen a continuación. Para cada trama indique los enlaces por los que circula y tras el envío de todas ellas indique el contenido de la base de datos de filtrado del conmutador S2.

- De MACC a MACD
- De MACF a MACE
- De MACE a MACC
- De MACA a MACB
- De MACF a MACD
- De MACD a MACC

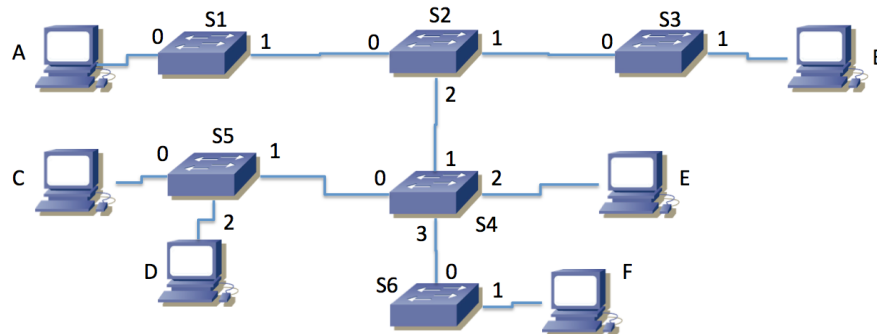


Figura 1 – Topología del problema

2. La Figura 2 muestra una LAN Ethernet. Los conmutadores comienzan con las bases de datos de filtrados vacías. Se producen los siguientes sucesos:

- T=0 : PCB envía una trama dirigida a la dirección MAC FF:FF:FF:FF:FF:FF
- T=0.1s : PCA envía una trama dirigida a la dirección MAC de PCB
- T=10s : PCC envía una trama dirigida a la dirección MAC de PCB
- T=50s : PCA envía una trama dirigida a la dirección MAC de PCC

Suponiendo que las entradas en las bases de datos de filtrado de los conmutadores caducan tras 60 segundos de inactividad:

- Indique por qué enlaces y en qué sentido cruzará la trama correspondiente al suceso número 2
- Indique por qué enlaces y en qué sentido cruzará la trama correspondiente al suceso número 3
- Indique por qué enlaces y en qué sentido cruzará la trama correspondiente al suceso número 4

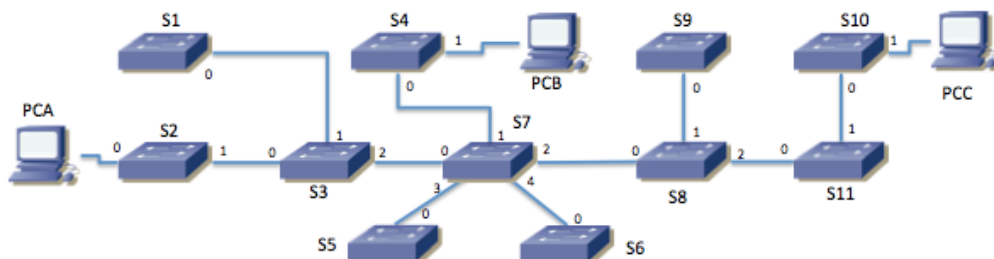


Figura 2 – Topología del problema

3. La Figura 3 muestra una LAN Ethernet. Los conmutadores comienzan con las bases de datos de filtrados vacías. Se producen los siguientes sucesos:

- T=0 : PC4 envía una trama dirigida a la dirección MAC de PC2
- T=0.1s : PC2 envía una trama dirigida a la dirección MAC de PC4
- T=1s : PC5 envía una trama dirigida a la dirección MAC de PC2
- T=5s : Se reinicia el conmutador S7
- T=15s : Termina de reiniciarse el conmutador S7
- T=16s : PC5 envía una trama dirigida a la dirección MAC de PC2
- T=20s : Se reinicia el conmutador S5
- T=25s : Termina de reiniciarse el conmutador S5
- T=26s : PC4 envía una trama dirigida a la dirección MAC de PC5

Suponiendo que las entradas en las bases de datos de filtrado de los conmutadores caducan tras 60 segundos de inactividad:

- Indique por qué enlaces y en qué sentido cruzará la trama correspondiente al suceso número 6

- b) Indique por qué enlaces y en qué sentido cruzará la trama correspondiente al suceso número 9
- c) Indique en el instante $T=22s$ el contenido de la base de datos de filtrado del conmutador S7 suponiendo que su puerto izquierdo (hacia S5) es el número 0, su puerto superior (hacia S8) es el número 1 y su puerto derecho (hacia S1) es el número 2
- Suponiendo que las entradas en las bases de datos de filtrado de los conmutadores caducan tras 10 segundos de inactividad,
- d) Indique por qué enlaces y en qué sentido cruzará la trama correspondiente al suceso número 6
- e) Indique en el instante $T=30s$ el contenido de la base de datos de filtrado del conmutador S5 suponiendo que su puerto izquierdo (hacia S6) es el número 0, su puerto superior (hacia S3) es el número 1 y su puerto derecho (hacia S7) es el número 2

Figura 3 – Topología del problema

- T=1s : PC1 → broadcast, 1 trama (anuncia un nuevo vídeo de 200 Mbytes)
T=2s : PC2 → PC1, 1 trama (pide el vídeo)
T=3s : PC1 → PC2, flujo 50 tramas/2 con 800 bytes de datos Ethernet cada una (no cuenta cabeceras)
T=4s : PC4 → PC5, 1 trama (pide un vídeo de 150 Mbytes)
T=5s : PC5 → PC4, flujo de 1 trama cada 4 ms con 200 bytes de datos cada una
T=6s : PC2 → PC1, 1 trama (pide un vídeo de 50 Mbytes)
T=7s : PC1 → PC5, 1 trama (reenvía la petición a PC5 porque él no lo tiene)
T=8s : PC5 → PC2, flujo de 1 trama cada 10ms con 1500 bytes de datos cada una

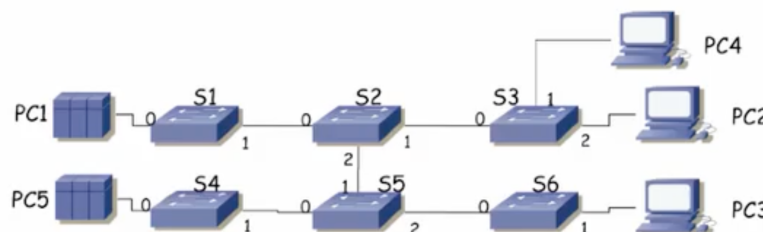


Figura 4 – Topología del problema

5. Suponga la LAN Ethernet de la Figura 5 En ella hay 6 hosts y 5 conmutadores. Comienzan todos los conmutadores con sus bases de datos de filtrado vacías. En el instante 0 empieza PC1 a enviar de forma sostenida un flujo de tramas dirigidas a la dirección MAC de PC2, todas de 1200 Bytes y con una separación constante de 12 ms. En el instante 1 s empieza a enviar otro flujo de tramas dirigidas a la dirección MAC de PC3, todas de 1000 Bytes y con una separación constante de 8 ms. En el instante 2 s empieza a enviar otro flujo de tramas dirigidas a la dirección MAC de PC4, todas de 800 Bytes y con una separación constante de 3.2 ms. En el instante 3 s empieza a enviar otro flujo de tramas dirigidas a la dirección MAC de PC6, todas de 500 Bytes y con una separación constante de 1 ms. Los flujos no cesan durante todo el intervalo de tiempo de interés para este problema.

Complete dos gráficas, una para el enlace entre S4 y S5 (sentido S4->S5) y la otra para el enlace entre S4 y S3 (sentido S4->S3). En ellas coloque en el eje horizontal (abscisas) el tiempo y en el vertical (ordenadas) el número medio de Megabits por segundo que están circulando por el enlace debidos a los flujos que envía PC1.

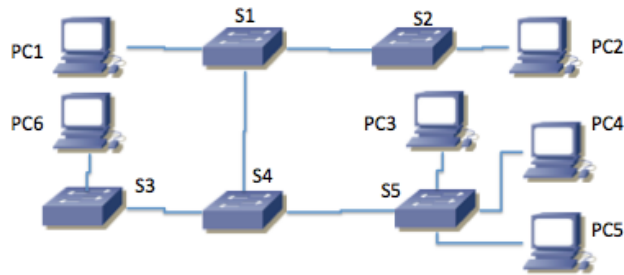


Figura 5 – Topología del problema

Solución: http://www.tlm.unavarra.es/videos/daniel/docencia/arss_itt/arss_itt26_27/?method=showVideo&videoId=fff66afb

6. En la topología de LAN Ethernet de la Figura 6 todos los enlaces son 1000Base-T y los conmutadores se encuentran con sus bases de datos de filtrado vacías.

- En $t=0$ el PC A empieza a enviar un flujo al PC D de paquetes equiespaciados a una tasa media de 1Mbps
- En $t=10s$ el PC A empieza a enviar un flujo al PC B de paquetes equiespaciados a una tasa media de 2Mbps
- En $t=20s$ el PC C empieza a enviar un flujo al PC F de paquetes equiespaciados a una tasa media de 4Mbps
- En $t=30s$ el PC B empieza a enviar un flujo al PC E de paquetes equiespaciados a una tasa media de 8Mbps
- En $t=40s$ el PC C empieza a enviar un flujo al PC D de paquetes equiespaciados a una tasa media de 16Mbps
- En $t=50s$ el PC D empieza a enviar un flujo al PC C de paquetes equiespaciados a una tasa media de 32Mbps

Haga una gráfica donde en el eje de abscisas esté el tiempo y en el eje de ordenadas el flujo medio que debe estar atravesando el enlace entre los conmutadores S4 y S5 (sentido de S4 a S5).

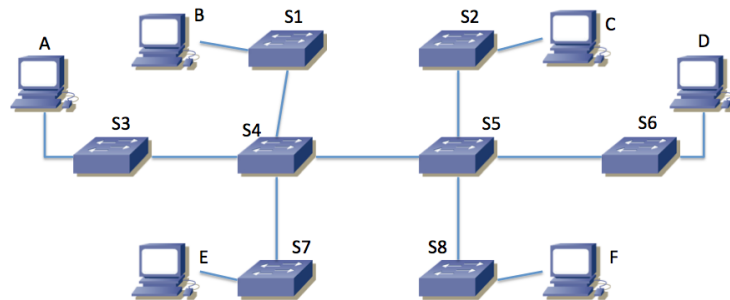


Figura 6 – Topología del problema

Solución: http://www.tlm.unavarra.es/videos/daniel/docencia/arss_itt/arss_itt26_27/?method=showVideo&videoId=193b80ea

7. Una decisión fundamental de diseño en ATM fue si emplear celdas de longitud variable o de longitud fija. Veamos el problema desde el punto de vista de la eficiencia. Definimos la eficiencia de transmisión como:

$$N = \frac{\text{Número de bytes de información}}{\text{Número de bytes de información} + \text{Número de bytes de sobrecarga}}$$

Llamamos: L = Tamaño del campo de datos de la celda (bytes) H = Tamaño de la cabecera de la celda (bytes)

X = Número de bytes de información a transmitir

- a. Si las celdas tuvieran longitud variable podríamos pensar que todos los bytes de información a transmitir podrían ir en la misma celda (supongamos que $\text{máx}(L) > X$, para todo X). En ese caso la sobrecarga vendría dada por la cabecera más el delimitador necesario para marcar el final de la celda o un campo de indicación de tamaño de la celda. Supongamos que:

H_v = bytes adicionales necesarios para la funcionalidad de delimitación de celdas

Obtenga una expresión para N en función de X , H y H_v

- b. En el caso de celdas de tamaño fijo (L fijo) los bytes de sobrecarga son solo los bytes de la cabecera. Sin embargo, si $X < L$ la celda tiene más tamaño que el necesario para transportar esos datos con lo que hay una sobrecarga adicional en espacio desaprovechado y si $X > L$ se necesita más de una celda para transmitir esos X bytes de datos, con la consiguiente sobrecarga en la/s celda/s adicional/es.

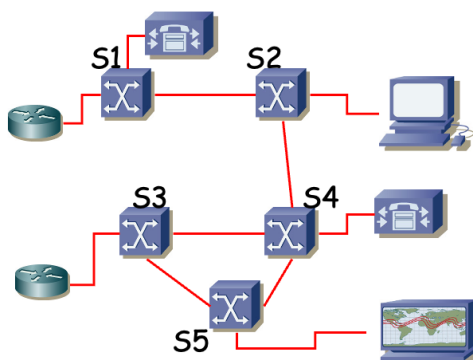
Obtenga una expresión para N .

Solución: http://www.tlm.unavarra.es/videos/daniel/docencia/arss_itt/arss_itt26_27/?method=showVideo&videoId=33060963

8. Definiremos la eficiencia de transmisión como la longitud del campo de datos de una PDU dividida por la longitud total de la misma en un nivel inferior. Consideraremos la transmisión de paquetes IP en un enlace ATM. Los paquetes IP se encapsulan en PDUs del protocolo AAL5, el cual añade una cola de 8 bytes y tantos bytes como sean necesarios para que el resultado final tenga una longitud múltiplo de 48. A continuación, se crean las celdas ATM a partir de esos datos a transportar, segmentando y añadiendo las cabeceras de celda correspondientes. La eficiencia de transmisión de IP sobre ATM la tomaremos como el cociente entre la cantidad de datos dentro del

- Dibuje dicha eficiencia frente a la longitud del campo de datos de IP.
- Suponga un bloque de 2000 bytes de datos con los que se construye un datagrama IP. El enlace ATM se encuentra entre dos hosts (H1 y H2), atravesando un solo conmutador ATM (S) intermedio. El tiempo de propagación en el segmento H1-S es de 5ms y en el segmento S-H2 es de 7ms. Suponiendo que el conmutador tarda un tiempo despreciable en procesar cada celda calcule el tiempo que transcurre entre que se empieza a enviar el paquete en H1 hasta que se termina de recibir en H2. Tome una velocidad de propagación de 220000Km/s y una velocidad de transmisión de 25Mb/s.

9. Dibuje una gráfica con la eficiencia del transporte sobre Ethernet de PDUs de nivel superior. En el eje de abscisas coloque el tamaño de la PDU transportada por Ethernet. En el eje de ordenadas la eficiencia medida como “tamaño de la PDU transportada / tamaño de la trama Ethernet”. Compare los resultados entre que Ethernet emplee encapsulado DIX (EthernetII), emplee LLC solo o emplee LLC/SNAP.
10. Indique las diferencias y similitudes entre Ethernet y ATM.
11. Suponga una PDU de nivel 3 que se va a transportar directamente sobre un PVC ATM. La PDU de nivel 3 tiene un tamaño de 823 bytes. Calcule el número de celdas ATM que se enviarán por la red. ¿Qué porcentaje de los bytes enviados por el nivel ATM corresponden a cabeceras de sus celdas?
12. En la red ATM de la Figura 12 se establecen dos PVC: entre A y B el primero, el segundo entre C y B. Todos los valores de VPI y de VCI se encuentran disponibles. Complete las tablas de conmutación de los switches ATM con una configuración que permita el funcionamiento de esos dos PVCs.



Solución: http://www.tlm.unavarra.es/videos/daniel/docencia/arss_itt/arss_itt26_27/?method=showVideo&videoId=10f16748

13. La Figura 8 muestra la LAN Ethernet de una empresa. Los enlaces con S5 y el enlace entre S3 y S4 son enlaces a 1Gb/s. El enlace entre SA y SD y el enlace entre Sb y SE son a 10Mb/s. El resto de los enlaces son a 100Mb/s. Todos los enlaces son full duplex, con una longitud de 100m y un retardo de propagación de 5ns/m.

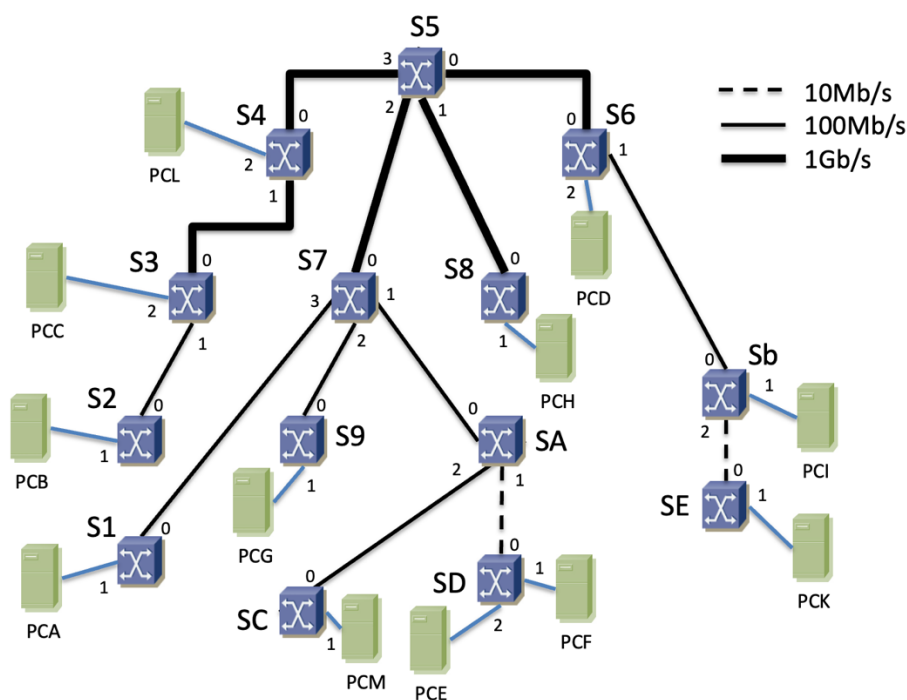


Figura 8 - Topología del problema

Comenzando con las tablas de direcciones MAC aprendidas de los conmutadores vacías, la Tabla 1 muestra las tramas Ethernet que se envían, cuándo y su tamaño.

Escriba el contenido de las bases de datos de filtrado de los conmutadores en el instante 100ms tras el envío de la primera trama de la Tabla 1.

Complete la última columna de la Tabla 1 con un listado de los hosts de la Figura 8 a los que llega cada trama (la descarte o no su NIC).

Tabla 1 - Tramas Ethernet enviadas y a quiénes llegan (datos y respuesta a la cuestión b)

<i>Tiempo (ms)</i>	<i>MAC Origen</i>	<i>MAC Destino</i>	<i>Bytes</i>	<i>PCs a los que llegan</i>
<i>0</i>	PCA	PCG	64	
<i>4</i>	PCA	PCG	64	
<i>12</i>	PCH	PCG	1518	
<i>30</i>	PCG	PCH	256	
<i>44</i>	PCE	PCH	1400	
<i>45</i>	PCF	PCG	800	
<i>50</i>	PCC	PCF	64	